

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-323381

(43)Date of publication of application : 22.11.2001

(51)Int.Cl.

C23C 18/16
C23C 18/18
H01L 21/288
H01L 21/3205

(21)Application number : 2000-143620

(71)Applicant : SONY CORP

(22)Date of filing : 16.05.2000

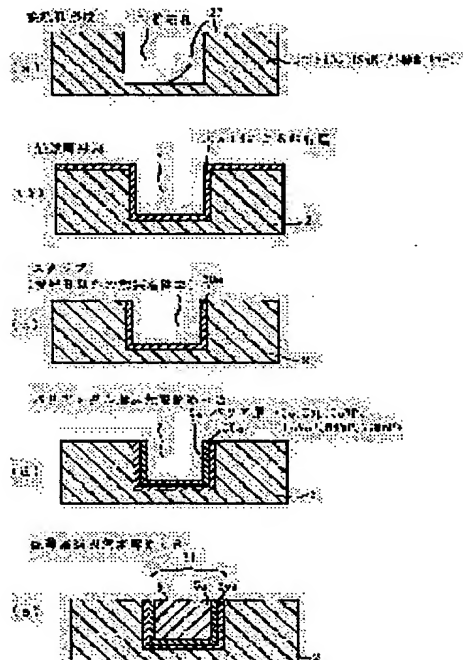
(72)Inventor : SEGAWA YUJI
YUBI HIROSHI

(54) PLATING METHOD AND PLATED STRUCTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an excellent plating method in which a part such as a connecting hole and a wiring groove of a semiconductor device is plated and satisfactorily be buried in the device with tight adhesion, and to provide a plated structure.

SOLUTION: A catalytic layer 30a is formed in contact with a surface 27 containing an interconnecting hole 7 provided at an insulating layer 2 on a wafer 41, the catalytic layer 30a is removed by scrubbing, and the catalytic layer 30a in the interconnecting hole 7 is selectively left, thereafter, a barrier layer 5a composed of cobalt or a cobalt compound is formed by electroless plating, and copper 8 is buried in the surface thereof by electroless plating to form a wiring layer 31. In this way, the barrier layer 5a and the copper wiring 8 are not formed on the insulating layer 2, so that a CMP stage for the plated part can be obviated, and further, the wiring layer 31 having high adhesive strength can be formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-323381

(P2001-323381A)

(43) 公開日 平成13年11月22日 (2001. 11. 22)

(51) Int.Cl. ⁷	識別記号	F I	チーコード [*] (参考)
C 2 3 C	18/16	C 2 3 C	18/16 B 4 K 0 2 2
	18/18		18/18 4 M 1 0 4
H 0 1 L	21/288	H 0 1 L	21/288 M 5 F 0 3 3
	21/3205		21/88 B

審査請求 未請求 請求項の数32 O L (全 12 頁)

(21) 出願番号 特願2000-143620(P2000-143620)

(22) 出願日 平成12年5月16日 (2000. 5. 16)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 瀬川 雄司

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 由尾 啓

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100076059

弁理士 逢坂 宏

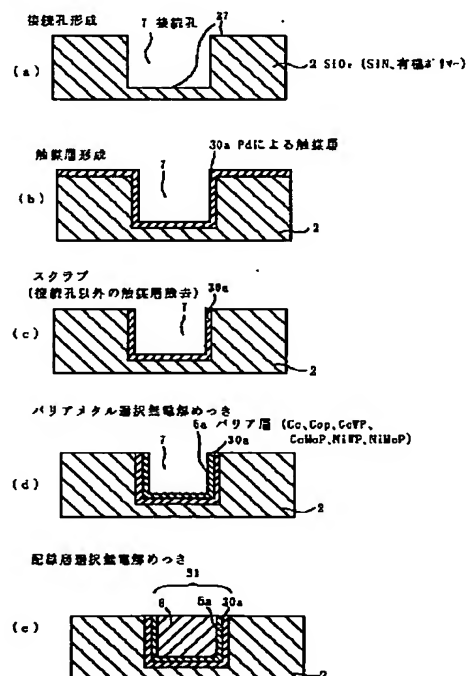
最終頁に続く

(54) 【発明の名称】 めっき方法及びめっき構造

(57) 【要約】

【課題】 半導体装置における接続孔や配線溝等の被めっき部を被着性良く、良好に埋め込むことのできる優れためっき方法及びめっき構造を提供すること。

【解決手段】 ウエーハ41上の絶縁層2に設けた接続孔7を含む表面27に接触して触媒層30aを形成し、この触媒層30aをスクラビングによって除去し、接続孔7の触媒層30aを選択的に残した後に、無電解めっきにより、コバルト又はコバルト化合物からなるバリア層5aを形成し、この上に無電解めっきにより銅8を埋め込み配線層31を形成する。これにより絶縁層2上にはバリア層5a及び銅配線8は形成されないため、めっき部のCMP工程を省くことができると共に、被着強度の高い配線層31を形成することができる。



【特許請求の範囲】

【請求項1】 絶縁層の凹部にめっきを施すに際し、前記凹部を含む面上に触媒層を形成する工程と、前記触媒層のうち前記凹部以外の触媒層部分を除去し、前記凹部に前記触媒層を選択的に残す工程と、この残された触媒層上において無電解めっきによりバリア層を形成する工程とを有するめっき方法。

【請求項2】 前記絶縁層を有機材料又は無機材料で構成し、この絶縁層上にカップリング剤を用いて前記触媒層を形成する、請求項1に記載しためっき方法。

【請求項3】 カップリング剤としてシランカップリング剤又はチタンカップリング剤を用いる、請求項2に記載しためっき方法。

【請求項4】 前記バリア層として、コバルト又はコバルト化合物、或いはニッケル化合物を用いる、請求項1に記載しためっき方法。

【請求項5】 前記バリア層上に配線層を連続的かつ選択的に形成する、請求項1に記載しためっき方法。

【請求項6】 前記配線層の一部として、前記触媒層上に前記バリア層を選択的に形成する、請求項5に記載しためっき方法。

【請求項7】 前記バリア層をCo、CoP、CoWP、CoMoP、NiWP又はNiMoPで形成する、請求項6に記載しためっき方法。

【請求項8】 前記配線層上に第2のバリア層を連続的かつ選択的に形成する、請求項5に記載しためっき方法。

【請求項9】 前記配線層を形成後に、この配線層上に触媒めっき、更にこのめっき面上に第2のバリア層を連続的かつ選択的に形成する、請求項5に記載しためっき方法。

【請求項10】 前記第2のバリア層をCo、CoP、CoWP、CoMoP、NiWP又はNiMoPで形成する、請求項8又は9に記載しためっき方法。

【請求項11】 前記配線層を銅で形成する、請求項5に記載しためっき方法。

【請求項12】 前記絶縁層をSiO₂又はSiNからなる無機材料で構成し、この絶縁層上に親水化処理を施した後、前記カップリング剤を用いて前記触媒層を形成する、請求項2に記載しためっき方法。

【請求項13】 前記絶縁層をポリイミド系、ポリアリーレンエーテル又はパーフロロ炭化水素系の有機材料で構成し、この絶縁層上に前記カップリング剤を用いて前記触媒層を形成する、請求項2に記載しためっき方法。

【請求項14】 前記凹部以外の前記触媒層部分を機械的スクラビングによって除去する、請求項1に記載しためっき方法。

【請求項15】 前記スクラビング時に、硫酸又はほうふっ化水素酸等を含む活性化液を供給する、請求項14に記載しためっき方法。

【請求項16】 前記スクラビングを被めっき物の被めっき面と共に他の面に対しても行う、請求項14に記載しためっき方法。

【請求項17】 前記スクラビングに用いるスクラバーを刷子、純水及び塩酸等を用いて洗浄する、請求項14に記載しためっき方法。

【請求項18】 前記配線層を半導体装置の配線又はその下地として形成する、請求項1に記載しためっき方法。

10 【請求項19】 絶縁層の凹部にめっきが施されているめっき構造であって、前記凹部に触媒層が選択的に形成され、この触媒層上に無電解めっきによりバリア層が形成されているめっき構造。

【請求項20】 前記絶縁層が有機材料又は無機材料で構成され、この絶縁層上にカップリング剤を用いて前記触媒層が形成されている、請求項19に記載しためっき構造。

【請求項21】 カップリング剤としてシランカップリング剤又はチタンカップリング剤が用いられている、請求項20に記載しためっき構造。

20 【請求項22】 前記バリア層として、コバルト又はコバルト化合物、或いはニッケル化合物が用いられている、請求項19に記載しためっき構造。

【請求項23】 前記バリア層上に配線層が連続的かつ選択的に形成されている、請求項19に記載しためっき構造。

【請求項24】 前記配線層の一部として、前記触媒層上に前記バリア層が選択的に形成されている、請求項23に記載しためっき構造。

30 【請求項25】 前記バリア層がCo、CoP、CoWP、CoMoP、NiWP又はNiMoPで形成されている、請求項24に記載しためっき構造。

【請求項26】 前記配線層上に第2のバリア層が連続的かつ選択的に形成されている、請求項23に記載しためっき構造。

【請求項27】 前記配線層上に触媒めっき、更にこのめっき面上に第2のバリア層が連続的かつ選択的に形成されている、請求項23に記載しためっき構造。

40 【請求項28】 前記第2のバリア層がCo、CoP、CoWP、CoMoP、NiWP又はNiMoPで形成されている、請求項26又は27に記載しためっき構造。

【請求項29】 前記配線層が銅で形成されている、請求項23に記載しためっき構造。

【請求項30】 前記絶縁層がSiO₂又はSiNからなる無機材料で構成され、この絶縁層上に前記カップリング剤を用いて前記触媒層が形成されている、請求項20に記載しためっき構造。

50 【請求項31】 前記絶縁層がポリイミド系、ポリアリーレンエーテル又はパーフロロ炭化水素系の有機材料で

構成され、この絶縁層上に前記カップリング剤を用いて前記触媒層が形成されている、請求項20に記載しためっき構造。

【請求項32】 前記配線層が半導体装置の配線又はその下地として形成されている、請求項19に記載しためっき構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、めっき方法及びめっき構造に関し、例えば半導体集積回路装置において、接続孔又は配線溝への銅めっきによる銅配線を行うのに好適なめっき方法及びめっき構造に関するものである。

【0002】

【従来の技術】従来、半導体ウエーハ上に形成する高密度集積回路（以下、半導体装置と称する。）の微細な配線の材料として、アルミニウム系合金が用いられている。しかし、半導体装置の高速化をさらに高めるためには、配線用材料として、より比抵抗の低い銅や銀等を用いる必要がある。

【0003】特に、銅は、比抵抗が $1.8 \mu\Omega \cdot \text{cm}$ と低く、半導体装置の高速化に有利な上に、エレクトロマイグレーション耐性がアルミニウム系合金に比べて桁程高いため、次世代の材料として期待されている。

【0004】ところで、半導体装置には、素子間を接続するトレンチや多層配線間を電気的に接続するコンタクトホール或いはビアホール（以下、トレンチ、コンタクトホール或いはビアホールを接続孔と記す。）が多数形成されている。通常、接続孔は、層間絶縁層に開口部を形成し、そこに導電材料を埋め込むことにより形成される。

【0005】近年、その層間絶縁層に溝部を形成し、銅で溝部を埋め込むことで溝配線を形成するシングルダマシ法、或いは、銅で溝部及び溝部の底部に設けられた開口部を埋め込むことで、トレンチとビアホールを一体に形成するデュアルダマシ法が実用化されつつある。

【0006】図9～図12にデュアルダマシ法による銅配線プロセスの一例の概略を示す。

【0007】まず、図9に示すように、ウエーハ1上に積層したSiN3a及びSiO2 2aからなる絶縁層にエッチング法等によって銅配線4a、4b（その壁面にはバリア層5aが設けられている。）を形成し、この上にSiN3b、3c、SiO2 2b、2cなどの絶縁層を順次に積層後、更にエッチング等により接続孔7a及び配線溝7bが形成される。

【0008】次いで、図10に示すように、接続孔7a及び配線溝7bを含む表面にバリア層5bが形成され、この上に、めっきの核となるシード層6を形成後に、図11に示すように銅の電気めっき層8を形成し、これを研磨することにより、接続孔7a及び配線溝7b以外のシード層6及びバリア層5bが選択的に研磨され、図1

2に示すように、接続孔に銅配線8a、配線溝に銅配線8bが同時に形成され、更にこの上にSiN3dが被覆される。

【0009】接続孔に銅を精度良く埋め込む方法としては、電解めっき法が近年注目されている。電解めっき法によって形成した銅膜は、膜中の不純物濃度が低く、電気抵抗も低いため、半導体集積回路の高速化に有利である。しかし、銅の接続孔への埋め込み性は、電解めっき法によって銅層を形成する際に、必要とされる下地層

（シード層）のステップカバレッジ（段差被覆性）に大きく依存する。即ち、電解めっき法によって接続孔を埋め込む際には、シード層のステップカバレッジが十分に良好であることが要求される。

【0010】

【発明が解決しようとする課題】シード層としては、PVD（物理蒸着法）或いはCVD（化学蒸着法）により形成された厚さ100nm程度の銅層が用いられているが、配線ルール0.13 μm 以下で1:5以上の高アスペクト比の接続孔になるとPVD法では、カバレッジが悪くなり、接続孔の側壁まで均一に成膜することが非常に難しいという問題がある。

【0011】また、CVD法では、原材料費が大変高価で、未だ実用向きではない。そこで、銅の無電解めっき（化学還元めっき）によりシード層を形成し、ステップカバレッジを改善する試みもなされているが、無電解めっきによって形成された銅の膜は、次工程でCMP（ケミカルメカニカルポリッシュ）が行われ、接続孔部以外にめっきされている余分な銅が除去されるが、その際、次の①～④に示すような問題が発生し易い。

【0012】① ディッシング、つまり、広い部分のメタルの中央部が取れ過ぎて凹んでしまい、配線メタルの断面積が不足する現象が発生することがある。

【0013】即ち、図13に示すように、ウエーハ1上に形成された銅配線4とSiO2 層2の表面に形成された配線溝37とを、接続孔38を介して接続するように配線溝37にめっきにより埋め込まれた銅配線8Aの表面が凹み、ディッシング部9が発生する。その領域Aは100 μm の広さに凹みの深さBは800Åに達することがある。

【0014】② エロージョン（シンニング）、つまり、パターン密度の高い部分が取れ過ぎて凹んでしまい、配線メタルの断面積が不足する現象が発生することがある。

【0015】即ち、図14に示すように、ウエーハ1上に形成された銅配線4とSiO2 層2の表面に形成された配線溝39とを、接続孔40を介して接続するように配線溝39にめっきにより埋め込まれた銅配線8B群の領域Cが、全体的に凹んでエロージョン部10が発生し、例えば最も厳しい配線密度として、領域Cの3000 μm 内に約89%（例えばCu8 μm 、SiO2等1

μm の繰返しパターンのときのCuが占める割合)以上、Cuが占める場合で深さDは800Åに達することがある。

【0016】③ リセス、つまり、絶縁膜と金属の境界で金属側が低くなる段差ができてしまう現象が発生することがある。

【0017】即ち、図15に示すように、上記した②における銅配線8B群の領域が全体的に凹むのとは異なり、配線溝39にめっきにより埋め込まれた銅配線8Bの表面が周囲のSiO₂層2の表面より凹み11で形成されることがある。

【0018】④ スクラッチ、ケミカルダメージ、つまり、オープン、ショートや配線の抵抗値不良などを引き起こすような現象が発生することがある。

【0019】即ち、図16に示すように、上記した②や③の如き凹みも発生せず平坦に仕上げられても、CMPによる研磨の際に生じる銅くず等によるショート部12の発生や腐蝕部等29が発生することがある。

【0020】また、バリア金属も同様に、CMPにより除去される場合があるが、この場合も上記④のスクラッチ、ケミカルダメージなどの問題点が発生するという問題がある。

【0021】また、バリア金属は通常、銅配線とその下地との間に、不所望な原子の拡散を防ぐために設けるものであるが、従来はこのバリア金属を所望のパターンに選択的に形成する方法が存在しない。

【0022】そこで本発明の目的は、孔及び溝状の被めっき部に主としてバリア金属を被着性良く、良好に形成することのできる、優れためっき方法及びめっき構造を提供することにある。

【0023】

【課題を解決するための手段】即ち、本発明は、絶縁層の凹部にめっきを施すに際し、前記凹部を含む面上に触媒層を形成する工程と、前記触媒層のうち前記凹部以外の触媒層部分を除去し、前記凹部に前記触媒層を選択的に残す工程と、この残された触媒層上において無電解めっきによりバリア層を形成する工程とを有するめっき方法（以下、本発明のめっき方法と称する。）に係るものである。

【0024】本発明のめっき方法によれば、凹部に残された触媒層上に無電解めっきによりバリア層を選択的に形成するので、触媒層が除去された凹部以外の部分にはバリア層は形成されず、触媒層が残された凹部のみにバリア層を選択的に形成することができる。従って、このバリア層によって不所望な原子の拡散が確実に防止され、かつ、このバリア層上に形成される配線層の被着強度が高められ、微細加工プロセスに有利な配線層を形成できると共に、不要なめっきを除去するためのCMP工程を省くことができるめっき方法を提供することができる。

【0025】また、本発明は絶縁層の凹部にめっきが施されているめっき構造であって、前記凹部に触媒層が選択的に形成され、この触媒層上に無電解めっきによりバリア層が形成されているめっき構造（以下、本発明のめっき構造と称する。）に係るものである。

【0026】本発明のめっき構造によれば、上記した本発明のめっき方法に基づくめっきであるので、本発明のめっき方法と同様な効果が奏せられるめっき構造を提供することができる。

10 【0027】

【発明の実施の形態】以下、本発明の好ましい実施の形態を図面参照下に説明する。

【0028】上記した本発明のめっき方法及びめっき構造においては、例えば図1(b)に示すように、前記絶縁層を有機材料又は無機材料で構成し、この絶縁層上にカップリング剤を用いて前記触媒層を形成することが望ましい。

20 【0029】そしてこの場合、カップリング剤としてシランカップリング剤又はチタンカップリング剤を用いる方がよい。

【0030】また、前記バリア層として、コバルト又はコバルト化合物、或いはニッケル化合物からなるバリア層を形成することが望ましい。

【0031】更に、前記バリア層上に配線層を連続的かつ選択的に形成し、前記配線層の一部として、前記触媒層上に前記バリア層を選択的に形成することが望ましい。

30 【0032】この場合、前記バリア層をCo、CoP、CoWP、CoMoP、NiWP又はNiMoPで形成することが望ましい。

【0033】また、前記配線層上に第2のバリア層を連続的かつ選択的に形成してもよい。

【0034】この場合、前記配線層を形成後に、この配線層上に触媒めっき、更にこのめっき面上に第2のバリア層を連続的かつ選択的に形成することが望ましい。この第2のバリア層も前記バリア層と同様に、コバルト又はコバルト化合物、或いはニッケル化合物、例えばCo、CoP、CoWP、CoMoP、NiWP又はNiMoPで形成することが望ましい。

40 【0035】そして、前記配線層を銅で形成することが望ましい。

【0036】そして、前記触媒層をSiO₂又はSiNからなる無機材料で構成し、この絶縁層上に親水化処理を施した後、前記カップリング剤を用いて前記触媒層を形成することが望ましい。

【0037】また、前記絶縁層をポリイミド系、ポリアリーレンエーテル又はパーフロロ炭化水素系の有機材料で構成し、この絶縁層上に前記カップリング剤を用いて前記触媒層を形成することが望ましい。

50 【0038】また、例えば図5に示すように、前記凹部

以外の前記触媒層部分を機械的スクラビングによって除去することが望ましい。

【0039】この場合、図5に示すように前記スクラビング時に、硫酸又はほうふ化水素酸等を含む活性化液を供給することが望ましい。

【0040】更に、図5に示すように、前記スクラビングを被めつき物の被めつき面と共に他の面に対しても行うことが望ましい。

【0041】また、スクラビング時以外の待機時等には、前記スクラビングに用いるスクラバーを刷子、純水及び塩酸等を用いて洗浄することが望ましい。

【0042】上記の如く構成することにより、前記配線層を半導体装置の配線又はその下地として形成することができる。

【0043】以下、本発明の実施の形態を更に具体的に説明する。

【0044】半導体ウエーハの絶縁膜上に無電解めっき法によりバリアメタルを形成するためには、被めつき表面上に触媒性の高い金属、例えばパラジウム（以下、Pdと称することがある。）等を用いて触媒化処理を施さなければならない。絶縁膜には、従来使用されているSiO₂、SiNのような無機膜と、低誘電率絶縁膜材料として期待されている有機膜がある。

【0045】有機材料による絶縁膜は、微細化するデバイスの配線遅延を小さくし高速化するために、配線抵抗の小さいCu（銅）を使用すると同時に、配線容量を小さくする目的で実用化されつつあるものである。本実施の形態では、それぞれの絶縁膜上への触媒化処理例について説明する。

【0046】まず、無機材料による絶縁膜面への触媒化処理としては、以下のような処理を行うことができる。

【0047】＜触媒化処理＞

①（親水化処理）

まず、図1（a）に示すように、ウエーハ上のSiO₂又はSiNからなる絶縁層2の表面に接続孔又は配線溝（ここでは接続孔7）をフォトリソグラフィ技術により形成し、この無機物の表面27を水中で酸化することにより親水化し、表面に-OH基を形成する。処理方法としては、オゾン水処理、硫酸過水処理、次亜塩素酸処理、アンモニア過水処理、過マンガン酸アンモニウム処理等、親水化処理ができる方法であればよい。

【0048】②（純水リンス）

親水化処理後は純水で洗浄する。

【0049】③（カップリング処理）

前記水酸化処理によって形成された-OH基とカップリング剤を反応させて化学結合させる処理は、シランカップリング剤又はチタンカップリング剤等を用いてよいが、これは、炭化水素の分子鎖中又は／及びそのSi又はTi原子と反対側の末端にアミノ基やチオール基など、次プロセス中で使用されるパラジウムコロイド触媒

を保護しているスズと配位結合する能力を持つために最も望ましい。

【0050】また、シランカップリング剤又はチタンカップリング剤処理された表面は同分子の大きさの分だけ凹凸ができ、粗面化される。従って、この処理をされた表面に次プロセスの触媒金属のコロイドが吸着される程度の親水性を保つことができれば十分である。このようなシランカップリング剤又はチタンカップリング剤は、分子鎖中又は末端に-OH基、-COOR基、-OR基等（Rはアルキル基）を含むものに代表される。

【0051】塩化第一スズで保護した触媒金属、例えばパラジウムのコロイド溶液での処理によって、前記シランカップリング剤又は前記チタンカップリング剤中のアミノ基又はチオール基に前記パラジウムコロイドの保護剤である塩化第一スズのスズ原子を配位結合させ、前記パラジウムコロイドを結合させることができる。

【0052】即ち、塩化第一スズで保護したPdコロイド溶液を上記したカップリング処理後のウエーハに作用させ、ウエーハ上のシランカップリング剤又はチタンカップリング剤のアミノ基又はチオール基にPdコロイドのスズ原子を配位結合させることによって、Pdコロイドを強固に結合させることができる。

【0053】④（純水リンス）

カップリング処理後は純水でリンスする。

【0054】⑤（触媒処理）

シップレー社製のCatalyst9F、Enthone OMI社製のEnplate Activator444等を用い、被めつき表面にPd等の触媒作用の強い金属のコロイドを定着させる。

【0055】この場合、シップレー社製のキャタリスト9FのようなPdコロイド触媒であれば何でもよいが、半導体プロセスに使用するので、Pdコロイドを保護している保護剤が塩化第一スズであるPdコロイド触媒が好ましい。

【0056】⑥（純水リンス）

触媒処理後は純水でリンスする。

【0057】⑦（活性化処理）

シップレー社製のAccelerator19、Accelerator240等を用い、触媒処理で定着させたPdコロイドの表面を活性化し、Pdの表面を露出させる。この露出したPdは図1（b）において触媒層30aとして示すが、このPd上に還元された銅が後述の無電解めっきにより析出することができる。

【0058】そして、HBF₄（フッ化ホウ素酸）やH₂SO₄（硫酸）などの水溶液により、ウエーハの表面に配位結合していない余剰の塩化第一スズを洗い流して除去し、Pdを露出させる。

【0059】この洗浄除去には、シップレー社製のアクセレータ19のようなHBF₄を含む活性化剤が、品質、性能上は最も好ましい。一方、同様にアクセレータ240のような硫酸系の活性化剤は、品質、性能上は

やや難点があるものの環境上はより好ましい。

【0060】上記のように-NH₂基や-SH基を含むシランカップリング剤又はチタンカップリング剤で予め処理し、その後Pdコロイドを配位結合させた場合は、Pdが表面に化学結合しているため強固に付着しており、超音波をかけながら活性化処理してもよい。この場合、アスペクト比が1：4以上と高く、直径がφ0.3 μm以下の小さいブラインドホールでも、十分効果的に処理され、φ0.18 μm、アスペクト比1：10のホール内でも均一にめっきすることができる。

【0061】この絶縁膜上へのシランカップリング剤によるPdイオン結合のメカニズムを図3に示す。

【0062】例えば化学構造が $\text{H}_2\text{N}(\text{CH}_2)_3\text{Si}(\text{OC}_2\text{H}_5)_3$ となっているシランカップリング剤の場合、無機物あるいはシランカップリング剤同士と化学結合を形成する加水分解基 $-\text{C}_2\text{H}_5$ と、無機物と化学結合するアミノ基 $-\text{NH}_2$ を有する。

【0063】まず、加水分解基は水の存在下で分解され、図3(a)のように、アルコキシ基からシラノールに変わり、分解生成物としてアルコールが発生する。

【0064】そして、図3(b)のように、上記した親水化処理で形成された酸化物あるいはメタル表面の-OH基と反応し、無機表面と共有結合することになる。

【0065】次に、アミノ基は図3(c)に示すように、Nの非共有電子対の供与を受けて触媒のPd²⁺と配位結合する。このようにして、化学結合により無機物同士との強固な密着力を得ることができる。

【0066】次に、有機材料による絶縁膜面の触媒化処理について説明する。

【0067】この場合、上記した無機材料の場合における親水化処理工程は必要でなくなる。元々、シランカップリング剤は有機物と無機物の接着に利用されるものである。従って、被めっき表面に-OH基を形成する必要はなく、シランカップリング剤は有機ポリマーと直接化学結合することになる。

【0068】今後期待される有機材料としては、ポリイミド系、ポリアリーレンエーテル、パーフロロ炭化水素系などがある。例えば、ポリイミド系などは、側鎖としてアミノ基を持つ場合があり、その時のシランカップリング剤との結合例を図4に示す。この場合、構造が $O=C=N(C_3H_6Si(OCH_2H_5)_3)$ のシランカップリング剤を利用することが適している。

【0069】シランカップリング剤としては、各種の種類があり、絶縁膜の有機材料により使い分けることができる。その反応としては、

①図4で示したようなポリマーの側鎖及び末端の官能基と反応する。

②ポリマー主鎖にグラフト反応する。

③各種有機ポリマーとビニル（付加）共重合或いは縮合重合する。

などが挙げられる。

【0070】このように有機材料の絶縁層には直接シランカップリング剤が化学結合するため、強固な密着性を得ることができる。また、触媒層のためのPdイオンに対する結合は、前記したと同様にNの非共有電子対の供与を受けて触媒のPd²⁺と配位結合となる。

【0071】＜選択無電解めっき方法＞

工程 1：不要部触媒層の除去

上記の触媒処理を行った後に、無電解めっきで、銅配線
10 を保護するバリアメタル5aとしてCoP、CoWP、
CoMoP、NiWP又はNiMoPを成膜するが、そ
のままだとウエーハ全面にバリアメタル膜が均一に形成
されてしまうことになる。従って、無電解めっきを行う
前に、図1(c)のように、ウエーハ表面の触媒層を機
械的にスクラバーを用いて除去する。

【0072】図5は、そのスクラビング状態を示す概略斜視図であるが、ノズル34から薬液等35を滴下しながら、ウエーハ41を挟んで上下に配されたスクラパー33によるウエーハ41の両面の研磨状態を示す。

20 【0073】このスクラビングには、例えば、ポリビニールアルコールとポリアセタールとの混合物からなるローラーのようなスクラパー 33 を用いると、寸法がミクロンよりも小さいトレンチやビアホール の溝やホール内の触媒層は物理的に除去することは不可能であるため、結果的に配線に必要な部分以外の触媒層だけを選択的に除去することができる。

【0074】その後、無電解めっきを行うと、触媒層30aのあるトレンチやビアホール内だけにバリア金属の膜が形成される。また、図5に示すように、機械的スクラビングをウエーハの裏面にも施しておけば、ウエーハの裏面に不必要な金属の析出を防ぐこともできる。

【0075】スクラビング工程以外の触媒処理プロセスについては、スピンコートタイプあるいはディッピング層タイプの装置を用いて行うことができる。

【0076】スクラビングのタイミングは次の①及び②
のように行うことができる。

【0077】①、上記した触媒化処理で示した触媒処理工程の後に、スクラバー 33 に純水、或いは、ほうふつ化水素酸や硫酸を含む活性化液 35 を滴下しながらウエットな状態でスクラビングを行い、機械的に或いは化学的に触媒層（Pd コロイド或いは Pd 粒子）を除去する。

【0078】②、上記した触媒化処理で示した活性化処理工程の後に、スクラパー 33 に純水、或いは、ほうふっ化水素酸や硫酸を含む活性化液 35 を滴下しながらウェットな状態でスクラビングを行い、機械的に或いは化学的に触媒層（Pd コロイド或いは Pd 粒子）を除去する。

【0079】いずれの場合もスクラバー33はPdで汚染されることになるので、使用していない待機時に、別

の刷子等と純水又は塩酸などPdを溶解除去できる薬品とを使用して、スクラバー33自体の自動洗浄を行うことができる。

【0080】以上の如く、不要な触媒層を除去したウエーハ表面の状態を図1(c)は示している。

【0081】工程2：バリアメタル層形成

図1(d)のように無電解めっきにより、CoPあるいはCoWP、CoMoP、NiWP、NiMoPをバリアメタル5aとして、接続孔7内のみに残留している触媒層30a上に成膜する。無電解めっきも前処理と同様に、スピンコートタイプあるいはディッピング槽タイプの装置を用いて行うことができる。

【0082】CoP、CoWP、CoMoPの無電解めっきは、以下のめっき液組成および条件で行うことができる。

1. CoPの場合

①組成

塩化コバルト：10～100g/l

グリシン：2～50g/l

コハク酸アンモニウム：2～50g/l（りんご酸、クエン酸、マロン酸、ギ酸等のアンモニウム塩等）

次亜リン酸アンモニウム：2～200g/l（ホルマリン、グリオキシル酸、ヒドラジン、水素化ホウ素アンモニウム等）

水素化アンモニウム（TMAH等）

②条件：50～95℃、pH7～12

【0083】2. CoWPあるいはCoMoPの場合

①組成

塩化コバルト：10～100g/l

グリシン：2～50g/l

コハク酸アンモニウム：2～50g/l（りんご酸、クエン酸、マロン酸、ギ酸等のアンモニウム塩等）

タングステン酸アンモニウム：3～30g/l（モリブデン酸アンモニウム）

次亜リン酸アンモニウム：2～200g/l（ホルマリン、グリオキシル酸、ヒドラジン、水素化ホウ素アンモニウム等）、水素化アンモニウム（TMAH等）

②条件：50～95℃、pH8～12

【0084】このように無電解めっき法で形成されたバリアメタル5aは、銅配線（銅）8の側面を保護するものであって、触媒層30aによってコンフォーマルなつきまわりが可能であるため、半導体ウエーハの微細配線接続孔内のカバレッジが極めて良いという利点を持っている。例えば、アスペクト比が1：5以上の接続孔内にも均一なバリアメタルの形成が可能である。

【0085】工程3：配線層の形成

図1(e)に示すように、バリアメタル5aとして選択的に成膜されたCoP、CoWP、CoMoP、NiWP又はNiMoP層を触媒活性層として、無電解めっきにより、接続孔7内に銅8を埋め込み配線層31を形成

する。CoはCuに比べて触媒活性度が高いため、表面に何も処理を施す必要がなく、無電解めっきで銅を析出させることができる。

【0086】無電解めっき浴および条件は、例えば、以下を使用することができる。

①組成

塩化銅：5～50g/l（硫酸銅、硝酸銅、スルファミン酸銅でもよい）

エチレンジアミン（キレート剤）：20～40g/l

（EDTA（エチレンジアミン四酢酸）でもよい）

硝酸コバルト（還元剤）：25～250g/l

②条件

めっき温度：20～60℃、pH：7～12

【0087】または以下のような組成も使用可能である。

塩化銅：10～100g/l（硫酸銅、硝酸銅、スルファミン酸銅等）

グリシン：2～50g/l（他のアミノ酸等両性イオンタイプのキレート剤）

コハク酸アンモニウム：2～50g/l（りんご酸、クエン酸、マロン酸、ギ酸等のアンモニウム塩等）

次亜リン酸アンモニウム：2～50g/l（ホルマリン、グリオキシル酸、ヒドラジン、水素化ホウ素アンモニウム等）

アンモニア水：5～200ml/l（pHを8～12の範囲に必要な値に合わせる。）

ラウリル硫酸アンモニウム：0.1～20mg/l（pHが酸性ではカチオン、アルカリ性ではアニオン活性剤、または双方で非イオン活性剤が使用できる。）

【0088】このように、バリアメタル5a上に配線材料としての銅8を直接成膜できるため、金属結合で強固な密着性を得ることができる。

【0089】工程4：配線用Cu上へのバリアメタル形成

図2(g)に示すように、形成された銅配線8上に選択的に再度バリアメタル5bを形成して銅配線8を保護する。しかし、Cuは前記したようにCoに対して触媒活性度が低いので、そのままCoP、CoWP、CoMoP、NiWP又はNiMoPの無電解めっき液により処理しても何も析出しない。

【0090】そこで、まずPdCl₂の塩酸溶液を用い、Cuの最表面をPdで置換させ、図2(f)に示すように触媒活性層30bを形成させる。これは、置換めっきで、異種金属のイオン化傾向の相違を利用するものである。

【0091】即ち、CuはPdに比べ電気化学的に卑な金属であるから、溶液中での溶解に伴って放出される電子が、溶液中の貴金属であるPdイオンに転移し、卑金属のCu表面上にPdが形成される。必然的に金属ではない絶縁膜2の表面にはPdの置換は起こらないため、

バリア層30bは銅配線8上の上に形成される。また、電気めっきにより銅配線8上に直接バリア層30bを形成することもできる。

【0092】本実施の形態では、30～50℃、pH1～2のPdCl₂の塩酸溶液中で置換めっき処理を行った。その後、工程2と同様のプロセスでバリアメタル5bとして、銅配線8を上面から保護する（バリアメタル5aと共に銅配線8を全面から保護する）CoPあるいはCoWP、CoMoP、NiWP、NiMoPを選択的に無電解めっきで形成することができる。しかし、上記した工程3～4に用いるバリア層の材料はCoP、CoWP、CoMoP、NiWP又はNiMoPに限らず、また、配線の材料もCuに限らない。

【0093】無電解めっきの一連の工程は、例えば図6及び図7に示すスピンコートタイプ或いは図8に示すディッピング槽タイプの装置を用いて行うことができる。

【0094】図6及び図7は同一の装置の概略図であり、カップ13内にはシャフト14に支持されヒーター20を埋設したターンテーブル15が設けられ、この上に保持されるウエーハ（図6～図8においては集積回路を形成段階のウエーハを指す。）41は上方に配置されたノズル18（例えば18aはO3と切換え可能な水洗ノズル、18bは水酸化処理ノズル、18cはカップリングノズル、18dはPdコロイド触媒ノズル、18eは活性化液ノズル）から所定の液体が供給され、また下方に配置された裏面水洗ノズル19からは洗浄水が供給される。そして、ターンテーブル15の回転に伴う気圧は排気口17から排出され、供給された洗浄水等は下方の排水口16から配出される。

【0095】図6は前処理工程を示し、各ノズル18a～18e下の矢印は前記した各工程においてそれぞれ供給される処理液の供給を示す。図7は無電解めっき工程を示し、例えばこの工程における18aは温純水ノズル、18bは無電解めっき液ノズルであり、下の矢印はこの工程において供給される処理液の供給を示している。そしてターンテーブル15に埋設したヒーター20を20（室温）～90℃にコントロールし、加温しためっき液をかければ効果的であり無電解めっきを行うことができる。

【0096】また、図8はディッピング槽タイプの概略図であり、底部に超音波発振子23を設置したディッピング槽21に配管22から処理液28が供給される。オーバーフローする処理液28は矢印で示すように一旦受皿24に落ちて排水口25から排出される。ウエーハ41は直角回転機構26のウエーハ保持部27に保持されて処理液28に浸漬され、前記各工程に応じて所定の処理液28が供給されてそれぞれ所定の処理がなされる。

【0097】これらの装置はいずれもpHにより常温から90℃までの温度範囲で幅広く使用できる。しかも全温度範囲で液は極めて安定であり分解しない。そして処

理液で汚染させないために、シールが可能なスピンカップを用いるのがより望ましい。しかし、上面にフィルム等を貼って予めシールしておけばディッピング槽も使用できる。またいずれも超音波を利用するのがより望ましく、その波長は任意でよいが、ブラインドホール径が1μm以下と小さいので、1MHz以上の高周波数である方が望ましい。

【0098】この場合、前記各プロセス後の洗浄に、溶存酸素が1%以下である洗浄水又は液建水を用いることが望ましい。即ち、洗浄水及び液建て水として、溶存酸素を1%以下に低下させて用いることにより、めっき膜の酸化を防ぎ、電導率を高くすることができる。

【0099】以上のようにして、無電解めっきにより選択的に接続孔内にだけバリアメタル層と銅配線を形成することができる。従って、バリアメタル及び銅配線のCMP工程を省くことができるようになる。

【0100】本実施の形態によれば、被めっき面である凹部を含む面上に触媒層30aを形成後、スクラビング処理によって凹部以外の面の触媒層30aを除去するので、残された凹部の触媒層30a上の上に無電解めっきにより、配線層の一部としてのバリア層5aを選択的に形成することができ、従ってこの上に銅配線8を高い被着強度で形成することができるため、微細加工プロセスが有利になる。またこれにより、不要なめっき除去等のCMP工程を省くことができる。その結果、従来のCMPにおける問題点である、ディッシング、エロージョン（シンニング）、リセス、スクラッチ、ケミカルダメージ等の懸念が解消される。

【0101】また、無機系の絶縁層の親水化表面、更には今後期待される有機材料による絶縁層に対して、シランカップリング剤は強固な化学結合を得ることができるため、バリアメタル5a、銅配線8、バリアメタル5bと連続的に成膜でき、そして、これらは金属結合することから、トータルで見ても密着性の良好な配線層をウエーハ上に形成することができる。

【0102】上記した本発明の実施の形態は、本発明の技術的思想に基づいて種々変形が可能である。

【0103】例えば、無電解めっきにより接続孔に形成する配線層は銅に限るものではなく、金、銀等でもよく、またこれら金属でバリアメタル等を形成することもできる。

【0104】また、上記した酸化剤や還元剤その他の処理液等は、上記に限らず同等の能力を有するものを用いることができると共に、スクラビングの方法及び装置も上記に限らず適宜に行うことができる。

【0105】また、上記しためっき方法及びめっき構造は、銅めっきやウエーハ（半導体装置）用に限るものではなく、他の金属のめっき及びプリント基板等のめっきに利用することもできる。

【0106】

【発明の作用効果】上述した如く、本発明のめっき方法及びめっき構造は、絶縁層の凹部にめっきを施すに際し、前記凹部を含む面上に触媒層を形成する工程と、前記触媒層のうち前記凹部以外の触媒層部分を除去し、前記凹部に前記触媒層を選択的に残す工程と、この残された触媒層上において無電解めっきによりバリア層を形成する工程とを有し、凹部に残された触媒層上に無電解めっきによりバリア層を選択的に形成するので、触媒層が除去された凹部以外の部分にはバリア層は形成されず、触媒層が残されて凹部のみにバリア層を選択的に形成することができる。従って、このバリア層によって不所望な原子の拡散が確実に防止され、かつ、このバリア層上に形成される配線層の被着強度が高められ、微細加工プロセスに有利な配線層を形成できると共に、不要なめっきを除去するためのCMPプロセスを省くことができるめっき方法及びめっき構造が実現できる。

【図面の簡単な説明】

【図1】本発明の実施の形態によるめっき方法を示す概略プロセス図である。

【図2】同、実施の形態の他のプロセスを示す概略図である。

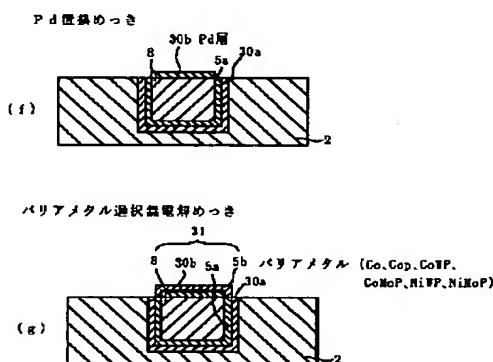
【図3】同、実施の形態によるシランカップリング剤によるPdイオン結合のメカニズムを示す図である。

【図4】同、実施の形態による絶縁層が有機材料の場合のシランカップリング剤の構造の一例を示す図である。

【図5】同、実施の形態によるスクラビング状態を示す概略斜視図である。

【図6】同、実施の形態による無電解めっき装置（スピンドルタイプ）における処理の一例を示す概略断面

【図2】



図である。

【図7】同、無電解めっき装置における処理の他の一例を示す概略断面図である。

【図8】同、実施の形態による無電解めっき装置（ディッピング槽タイプ）の一例を示す概略断面図である。

【図9】従来例によるデュアルダマシン法による銅配線工程の一例を示す概略断面図である。

【図10】従来例によるデュアルダマシン法による銅配線工程の他の工程を示す概略断面図である。

【図11】従来例によるデュアルダマシン法による銅配線工程の他の工程を示す概略断面図である。

【図12】従来例によるデュアルダマシン法による銅配線工程の他の工程を示す概略断面図である。

【図13】従来例においてめっき後にCMPを施した場合のディッシング現象を示す模式図である。

【図14】従来例においてめっき後にCMPを施した場合のエロージョン現象を示す模式図である。

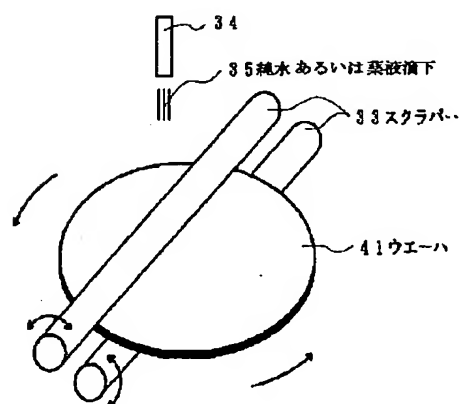
【図15】従来例においてめっき後にCMPを施した場合のリセス現象を示す模式図である。

【図16】従来例においてめっき後にCMPを施した場合のスクラッチ、ケミカルダメージ及びショート等の現象を示す模式図である。

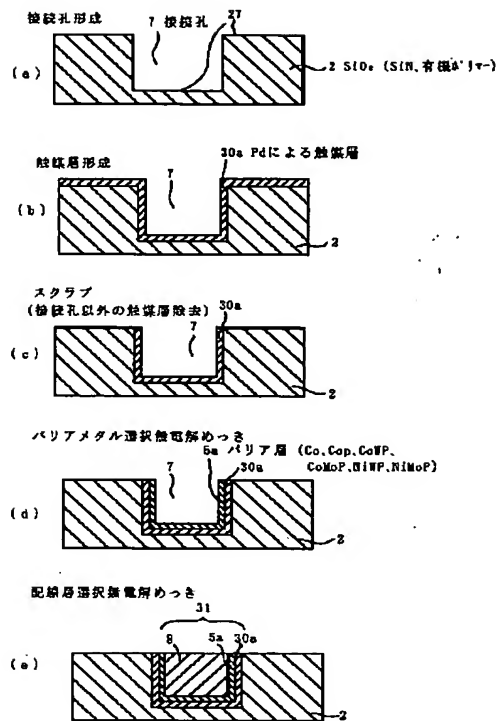
【符号の説明】

2…絶縁層、5 a、5 b…バリア層、7…接続孔、8…銅配線（銅）、13…カップ、14…シャフト、15…ターンテーブル、17…排気口、18、19、34…ノズル、20…ヒータ、27…表面、30 a、30 b…触媒層、31…配線層、33…スクラパー、35…純水又は薬液又は薬液、41…ウエーハ

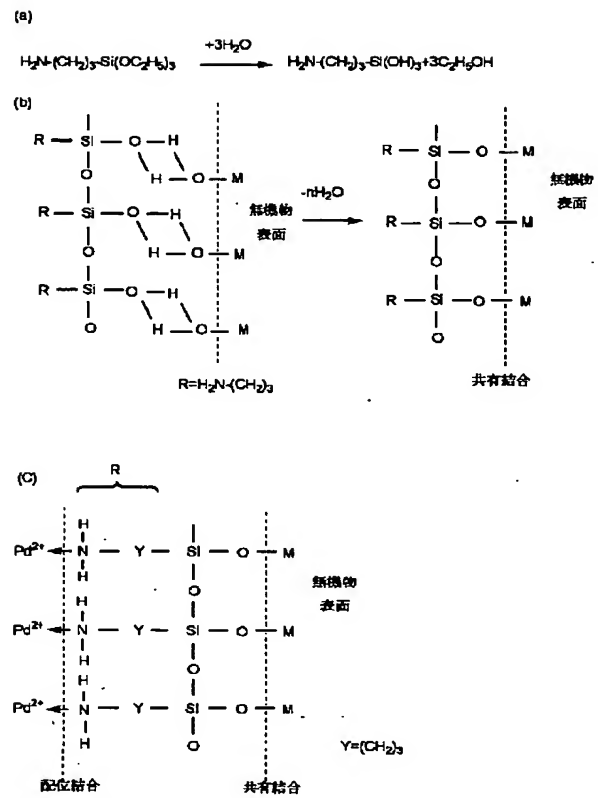
【図5】



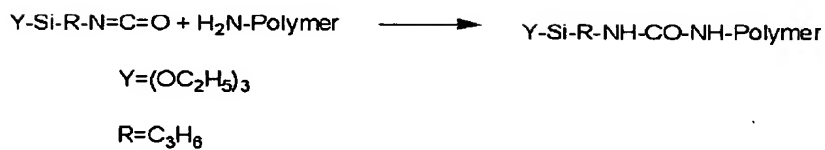
【図1】



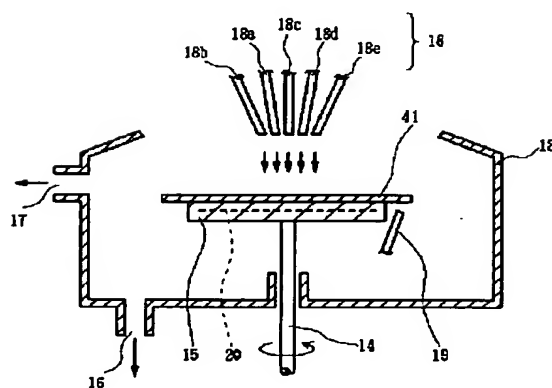
【図3】



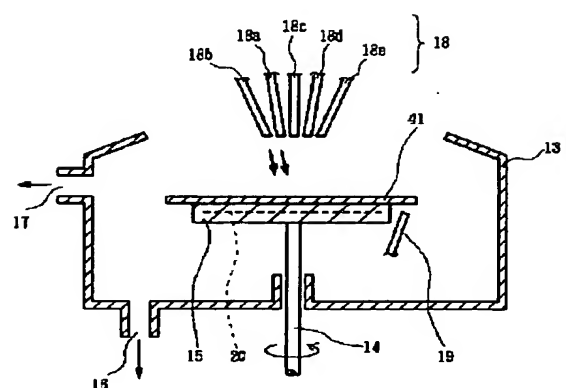
【図4】



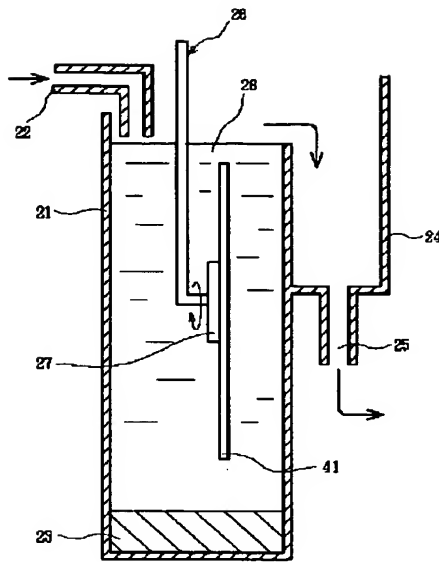
【図6】



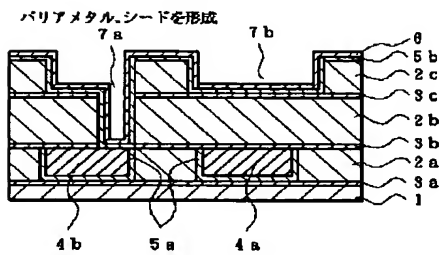
【図7】



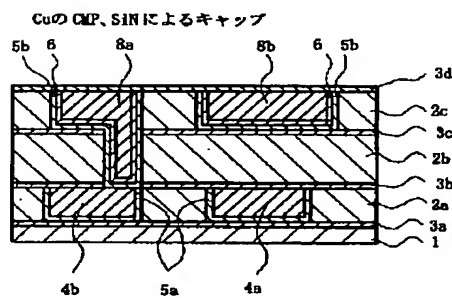
【図8】



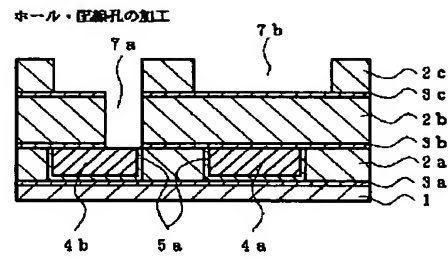
【図10】



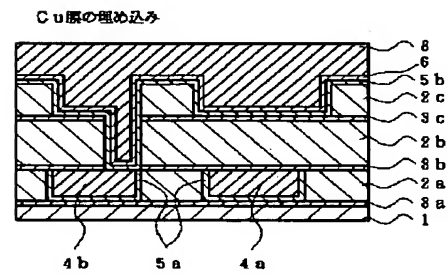
【図12】



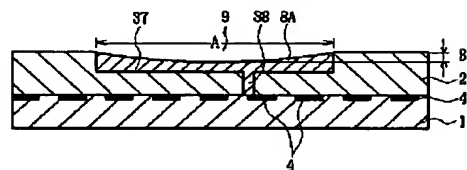
【図9】



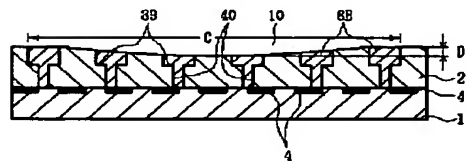
【図11】



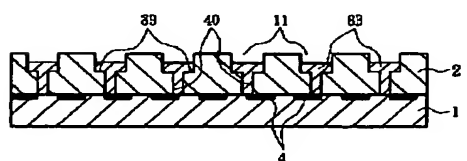
【図13】



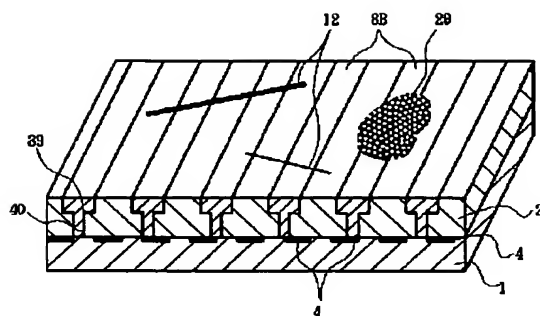
【図14】



【図15】



【図16】



フロントページの続き

F ターム(参考) 4K022 AA05 AA15 AA17 AA37 BA06
 BA08 BA12 BA16 BA24 BA32
 BA35 CA06 CA11 CA22 DA01
 DB11 DB15
 4M104 BB04 BB05 CC01 DD16 DD17
 DD22 DD53 EE15 EE17 EE18
 FF17 FF22 HH09 HH14
 5F033 HH07 HH11 HH13 HH14 HH15
 MM01 MM12 MM13 PP28 QQ47
 QQ48 RR04 RR06 RR21 RR22
 XX03

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-323381

(43)Date of publication of application : 22.11.2001

(51)Int.Cl.

C23C 18/16
C23C 18/18
H01L 21/288
H01L 21/3205

(21)Application number : 2000-143620

(71)Applicant : SONY CORP

(22)Date of filing : 16.05.2000

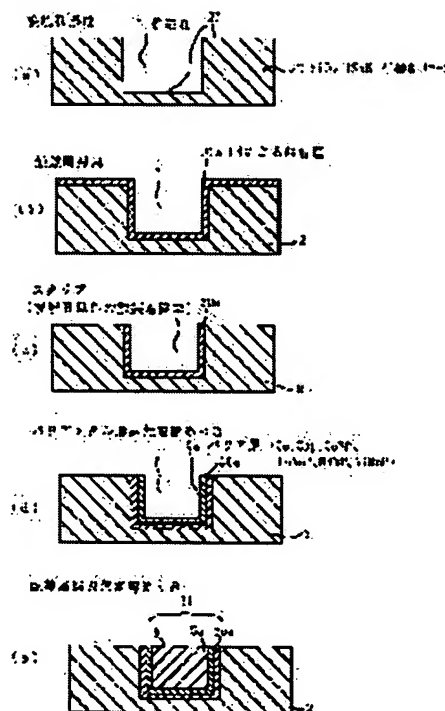
(72)Inventor : SEGAWA YUJI
YUBI HIROSHI

(54) PLATING METHOD AND PLATED STRUCTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an excellent plating method in which a part such as a connecting hole and a wiring groove of a semiconductor device is plated and satisfactorily be buried in the device with tight adhesion, and to provide a plated structure.

SOLUTION: A catalytic layer 30a is formed in contact with a surface 27 containing a an interconnecting hole 7 provided at an insulating layer 2 on a wafer 41, the catalytic layer 30a is removed by scrubbing, and the catalytic layer 30a in the interconnecting hole 7 is selectively left, thereafter, a barrier layer 5a composed of cobalt or a cobalt compound is formed by electroless plating, and copper 8 is buried in the surface thereof by electroless plating to form a wiring layer 31. In this way, the barrier layer 5a and the copper wiring 8 are not formed on the insulating layer 2, so that a CMP stage for the plated part can be obviated, and further, the wiring layer 31 having high adhesive strength can be formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A plating method of removing catalyst bed portions other than said crevice a production process which forms a catalyst bed on Men who faces [galvanizing to a crevice of an insulating layer, and] and includes said crevice, and among said catalyst beds, and having a production process which leaves said catalyst bed alternatively to said crevice, and a production process which forms a barrier layer with nonelectrolytic plating on this left-behind catalyst bed.

[Claim 2] A plating method which constitutes said insulating layer from an organic material or an inorganic material, uses a coupling agent and forms said catalyst bed on this insulating layer and which was indicated to claim 1.

[Claim 3] A plating method indicated to claim 2 using a silane coupling agent or a titanium coupling agent as a coupling agent.

[Claim 4] A plating method indicated to claim 1 using cobalt, a cobalt compound, or a nickel compound as said barrier layer.

[Claim 5] A plating method which forms a wiring layer continuously and alternatively on said barrier layer and which was indicated to claim 1.

[Claim 6] A plating method which forms said barrier layer alternatively on said catalyst bed as said a part of wiring layer and which was indicated to claim 5.

[Claim 7] A plating method which forms said barrier layer by Co, CoP, CoWP, CoMoP, NiWP, or NiMoP and which was indicated to claim 6.

[Claim 8] A plating method which forms the 2nd barrier layer continuously and alternatively on said wiring layer and which was indicated to claim 5.

[Claim 9] A plating method indicated on this wiring layer at catalyst plating and claim 5 which forms the 2nd barrier layer continuously and alternatively on this plating side further after forming said wiring layer.

[Claim 10] A plating method which forms said 2nd barrier layer by Co, CoP, CoWP, CoMoP, NiWP, or NiMoP and which was indicated to claim 8 or 9.

[Claim 11] A plating method which forms said wiring layer with copper and which was indicated to claim 5.

[Claim 12] A plating method which forms said catalyst bed using said coupling agent after constituting said insulating layer from an inorganic material which consists of SiO₂ or SiN and performing hydrophilization processing on this insulating layer and which was indicated to claim 2.

[Claim 13] A plating method which constitutes said insulating layer from an organic material of a polyimide system, the poly arylene ether, or a perphloro hydrocarbon system, uses said coupling agent and forms said catalyst bed on this insulating layer and which was indicated to claim 2.

[Claim 14] A plating method which removes said catalyst bed portions other than said crevice by mechanical scrubbing and which was indicated to claim 1.

[Claim 15] A plating method which supplies activation liquid which contains a sulfuric acid or way ****-ized hydro acid at the time of said scrubbing and which was indicated to claim 14.

- [Claim 16] A plating method which performs said scrubbing also to other fields with a galvanized field of a plated object and which was indicated to claim 14.
- [Claim 17] A plating method which washes a scrubber used for said scrubbing using a brush, pure water, a hydrochloric acid, etc. and which was indicated to claim 14.
- [Claim 18] A plating method which forms said wiring layer as wiring of a semiconductor device, or its substrate and which was indicated to claim 1.
- [Claim 19] Plating structure where are the plating structure where plating is performed to a crevice of an insulating layer, a catalyst bed is alternatively formed in said crevice, and a barrier layer is formed by nonelectrolytic plating on this catalyst bed.
- [Claim 20] Plating structure which uses a coupling agent, by which said insulating layer is constituted from an organic material or an inorganic material, and said catalyst bed is formed on this insulating layer and which was indicated to claim 19.
- [Claim 21] Plating structure for which a silane coupling agent or a titanium coupling agent is used as a coupling agent and which was indicated to claim 20.
- [Claim 22] Plating structure for which cobalt, a cobalt compound, or a nickel compound is used as said barrier layer and which was indicated to claim 19.
- [Claim 23] Plating structure which is formed continuously [a wiring layer] and alternatively on said barrier layer and which was indicated to claim 19.
- [Claim 24] Plating structure by which said barrier layer is alternatively formed on said catalyst bed as said a part of wiring layer and which was indicated to claim 23.
- [Claim 25] Plating structure in which said barrier layer is formed by Co, CoP, CoWP, CoMoP, NiWP, or NiMoP and which was indicated to claim 24.
- [Claim 26] Plating structure which is formed continuously [the 2nd barrier layer] and alternatively on said wiring layer and which was indicated to claim 23.
- [Claim 27] Plating structure indicated on said wiring layer at catalyst plating and claim 23 currently further formed continuously [the 2nd barrier layer] and alternatively on this plating side.
- [Claim 28] Plating structure in which said 2nd barrier layer is formed by Co, CoP, CoWP, CoMoP, NiWP, or NiMoP and which was indicated to claim 26 or 27.
- [Claim 29] Plating structure in which said wiring layer is formed with copper and which was indicated to claim 23.
- [Claim 30] Plating structure which uses said coupling agent, by which inorganic materials with which said insulating layer consists of SiO₂ or SiN are consisted of, and said catalyst bed is formed on this insulating layer and which was indicated to claim 20.
- [Claim 31] Plating structure which uses said coupling agent, by which said insulating layer is constituted from an organic material of a polyimide system, the poly arylene ether, or a perphloro hydrocarbon system, and said catalyst bed is formed on this insulating layer and which was indicated to claim 20.
- [Claim 32] Plating structure in which said wiring layer is formed as wiring of a semiconductor device, or its substrate and which was indicated to claim 19.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention relates to the suitable plating method to perform a connection hole or copper wiring by copper plating to a wiring gutter, and plating structure in semiconductor integrated circuit equipment, concerning the plating method and plating structure.

[0002]

[Description of the Prior Art] Conventionally, the aluminum system alloy is used as a material of detailed wiring of the large scale integration (a semiconductor device is called hereafter.) formed on a semiconductor wafer. However, in order to raise improvement in the speed of a semiconductor device further, it is necessary to use copper, silver, etc. with more low specific resistance as a charge of wiring material.

[0003] Especially copper has specific resistance as low as 1.8micro ohm-cm, and since it is high in an about single figure compared with an aluminum system alloy, electromigration resistance is expected from the top advantageous to improvement in the speed of a semiconductor device as a next-generation material.

[0004] By the way, many the contact holes or beer halls (a trench, a contact hole, or a beer hall is hereafter described as a connection hole.) which connect electrically to a semiconductor device between the trench which connects between elements, or a multilayer interconnection are formed. Usually, a connection hole forms opening in a layer insulation layer, and is formed by embedding an electrical conducting material there.

[0005] single DAMASHIN which forms a slot in the layer insulation layer in recent years, and forms slot wiring by embedding a slot with copper -- dual DAMASHIN which forms a trench and a beer hall in one by embedding law or the opening prepared in the pars basilaris ossis occipitalis of a slot and a slot with copper -- law is being put in practical use.

[0006] The outline of an example of the copper wiring process by the dual DAMASHIN method is shown in drawing 9 - drawing 12 .

[0007] As shown in drawing 9 , by the etching method etc. to the insulating layer which consists of SiN3a and SiO2 2a which carried out the laminating on the wafer 1 First, copper wiring 4a, 4b (barrier layer 5a is prepared in the wall surface.) It forms and connection hole 7a and wiring gutter 7b are further formed of etching etc. behind a laminating one by one on this in insulating layers, such as SiN(s) 3b and 3c, SiO2 2b, and 2c.

[0008] Subsequently, as shown in drawing 10 , barrier layer 5b is formed in the surface containing connection hole 7a and wiring gutter 7b. By forming the copper electroplating layer 8, as shown in drawing 11 , and besides, grinding this, after forming the seed layer 6 used as the nucleus of plating As seed layers 6 other than connection hole 7a and wiring gutter 7b and barrier layer 5b are ground alternatively and it is shown in drawing 12 , copper wiring 8b is formed in copper wiring 8a at a connection hole, and is formed in a wiring gutter at coincidence, and SiN3d is further covered on this.

[0009] As a method of embedding copper with a sufficient precision at a connection hole, the

electrolysis galvanizing method attracts attention in recent years. The copper film formed by the electrolysis galvanizing method has the low high impurity concentration in a film, and since electric resistance is also low, it is advantageous to improvement in the speed of a semiconductor integrated circuit. However, in case the embedding nature to a copper connection hole forms a copper layer by the electrolysis galvanizing method, it is greatly dependent on the step coverage (step coverage nature) of the substrate layer (seed layer) needed. That is, in case a connection hole is embedded by the electrolysis galvanizing method, it is required that the step coverage of a seed layer should fully be good.

[0010]

[Problem(s) to be Solved by the Invention] Although the copper layer with a thickness of about 100nm formed of PVD (physical vapor deposition) or CVD (chemical vapor deposition) is used as a seed layer, when it becomes the connection hole of 1:5 or more high aspect ratios less than [wiring Ruhr 0.13micrometer], by PVD, coverage worsens and there is a problem that it is very difficult to form even the side wall of a connection hole to homogeneity.

[0011] Moreover, in a CVD method, a material cost is very expensive and is not yet real business. Then, although the excessive copper which CMP (chemical mechanical polish) is performed and is galvanized at degree production process in addition to the connection pore is removed, a problem as shown in ** of a degree - ** tends to generate the film of the copper formed by nonelectrolytic plating although the attempt which forms a seed layer with copper nonelectrolytic plating (chemistry reduction plating), and improves step coverage was also made in that case.

[0012] ** The center section of dishing, i.e., the metal of a large portion, can be taken too much, it may dent, and the phenomenon in which the cross section of wiring metal runs short may occur.

[0013] Namely, the copper wiring 4 and SiO₂ which were formed on the wafer 1 as shown in drawing 13 A depression and the dishing section 9 generate [the surface of copper wiring 8A embedded by plating in the wiring gutter 37 so that it might connect through the connection hole 38] the wiring gutter 37 formed in the surface of a layer 2. The field A amounts a 100-micrometer size, and depth B of a depression may amount to 800A.

[0014] ** Erosion (web thinning), i.e., a portion with high pattern density, can be taken too much, it may dent, and the phenomenon in which the cross section of wiring metal runs short may occur.

[0015] Namely, the copper wiring 4 and SiO₂ which were formed on the wafer 1 as shown in drawing 14 The wiring gutter 39 formed in the surface of a layer 2 On the whole, the field C of the copper wiring 8B group embedded by plating in the wiring gutter 39 so that it might connect through the connection hole 40 is dented, and the erosion section 10 occurs. As severest wiring density Depth D may reach in the case where Cu occupies, in 3000 micrometers of Field C at 800A more than about 89% (for example, Cu8 rate that Cu at the time of 1-micrometer repetition patterns, such as micrometer and SiO₂, occupies).

[0016] ** The phenomenon which can do a recess, i.e., the level difference to which a metal side becomes low on the boundary of an insulator layer and metal, may occur.

[0017] That is, unlike on the whole denting the field of the copper wiring 8B group in the above-mentioned **, as shown in drawing 15 , the surface of copper wiring 8B embedded by plating in the wiring gutter 39 is SiO₂ of the perimeter. It may be formed from the surface of a layer 2 in a depression 11.

[0018] ** A phenomenon which causes a scratch, a chemical damage, i.e., opening, short-circuit, and the poor resistance of wiring may be generated.

[0019] That is, as shown in drawing 16 , even if it does not generate the above-mentioned depression like ** or **, either but is finished evenly, 29, such as generating of the short section 12, the corrosion section, etc. by the copper waste produced in the case of polishing by CMP, may occur.

[0020] Moreover, similarly, although barrier metal may also be removed by CMP, it has the problem that troubles, such as a scratch of the above-mentioned ** and a chemical damage, occur also in this case.

[0021] Moreover, although barrier metal is usually prepared between copper wiring and its substrate in order to prevent diffusion of an atom [**** / un-], the method of forming alternatively does not exist in

the pattern of a request of this barrier metal conventionally.

[0022] Then, the purpose of this invention is to offer the outstanding plating method and the plating structure which covering nature is good for a hole and the groove galvanized section, and can mainly form barrier metal in them good.

[0023]

[Means for Solving the Problem] That is, this invention is faced [galvanizing to a crevice of an insulating layer, and], and relates to a plating method (a plating method of this invention is called hereafter.) of having a production process which forms a catalyst bed on a field including said crevice, a production process which removes catalyst-bed portions other than said crevice among said catalyst beds, and leaves said catalyst bed alternatively to said crevice, and a production process which forms a barrier layer with nonelectrolytic plating on this left-behind catalyst bed.

[0024] Since a barrier layer is alternatively formed with nonelectrolytic plating on a catalyst bed left behind to a crevice according to a plating method of this invention, a barrier layer is not formed in any portions other than a crevice where a catalyst bed was removed, but a barrier layer can be alternatively formed only in a crevice where a catalyst bed was left behind. Therefore, while covering reinforcement of a wiring layer which diffusion of an atom [**** / un-] is certainly prevented by this barrier layer, and is formed on this barrier layer is raised and being able to form a wiring layer advantageous to a micro-processing process, a plating method that a CMP production process for removing unnecessary plating can be skipped can be offered.

[0025] Moreover, this invention is the plating structure where plating is performed to a crevice of an insulating layer, and relates to plating structure (plating structure of this invention is called hereafter.) where a catalyst bed is alternatively formed in said crevice, and a barrier layer is formed by nonelectrolytic plating on this catalyst bed.

[0026] Since it is the plating based on a plating method of above-mentioned this invention according to plating structure of this invention, plating structure where the same effect as a plating method of this invention is done so can be offered.

[0027]

[Embodiment of the Invention] Hereafter, the gestalt of desirable operation of this invention is explained to the bottom of drawing reference.

[0028] In the above-mentioned plating method of this invention and plating structure, as shown, for example in drawing 1 (b), it is desirable to constitute said insulating layer from an organic material or an inorganic material, to use a coupling agent and to form said catalyst bed on this insulating layer.

[0029] And it is better to use a silane coupling agent or a titanium coupling agent as a coupling agent in this case.

[0030] Moreover, it is desirable to form the barrier layer which consists of cobalt, a cobalt compound, or a nickel compound as said barrier layer.

[0031] Furthermore, it is desirable to form a wiring layer continuously and alternatively on said barrier layer, and to form said barrier layer alternatively on said catalyst bed as said a part of wiring layer.

[0032] In this case, it is desirable to form said barrier layer by Co, CoP, CoWP, CoMoP, NiWP, or NiMoP.

[0033] Moreover, the 2nd barrier layer may be formed continuously and alternatively on said wiring layer.

[0034] In this case, after forming said wiring layer, it is desirable catalyst plating and to form the 2nd barrier layer continuously and alternatively on this plating side further on this wiring layer. It is desirable like [this 2nd barrier layer] said barrier layer to form by cobalt, a cobalt compound or a nickel compound, for example, Co and CoP, CoWP, CoMoP, NiWP, or NiMoP.

[0035] And it is desirable to form said wiring layer with copper.

[0036] And after constituting said catalyst bed from an inorganic material which consists of SiO₂ or SiN and performing hydrophilization processing on this insulating layer, it is desirable to form said catalyst bed using said coupling agent.

[0037] Moreover, it is desirable to constitute said insulating layer from an organic material of a

polyimide system, the poly arylene ether, or a perphloro hydrocarbon system, to use said coupling agent and to form said catalyst bed on this insulating layer.

[0038] Moreover, as shown, for example in drawing 5, it is desirable to remove said catalyst bed portions other than said crevice by mechanical scrubbing.

[0039] In this case, it is desirable to supply the activation liquid which contains a sulfuric acid or way ****-ized hydro acid at the time of said scrubbing as shown in drawing 5.

[0040] Furthermore, as shown in drawing 5, it is desirable to perform said scrubbing also to other fields with the galvanized field of a plated object.

[0041] Moreover, it is desirable to wash the scrubber used for said scrubbing using a brush, pure water, a hydrochloric acid, etc. at the time of the standby of those other than the time of scrubbing.

[0042] By constituting, said wiring layer can be formed as wiring of a semiconductor device, or its substrate like the above.

[0043] Hereafter, the gestalt of operation of this invention is explained still more concretely.

[0044] In order to form barrier metal by the nonelectrolytic plating method on the insulator layer of a semiconductor wafer, on the galvanized surface, the high metal of catalyst nature, for example, palladium etc., (Pd may be called hereafter) must be used, and catalyst-ized processing must be performed. There are an inorganic film like SiO₂ and SiN which are used conventionally, and an organic film expected as a low dielectric constant insulator layer material in an insulator layer.

[0045] In order to make small wiring delay of the device made detailed and to accelerate, the insulator layer by the organic material is being put in practical use by using Cu with small wiring resistance (copper), and coincidence in order to make wiring capacity small. The gestalt of this operation explains the example of catalyst-ized processing to each insulator layer top.

[0046] First, the following processings can be performed as catalyst-ized processing to the insulator layer side by the inorganic material.

[0047] < catalyst-ized processing > ** (hydrophilization processing)

First, as shown in drawing 1 (a), a connection hole or a wiring gutter (here connection hole 7) is formed in the surface of an insulating layer 2 which consists of SiO₂ on a wafer, or SiN with photolithography technology, hydrophilization of the surface 27 of this inorganic substance is carried out by oxidizing underwater, and - OH radical is formed in the surface. As an art, what is necessary is just the method which can perform hydrophilization processings, such as ozone water treatment, sulfuric-acid filtered-water processing, hypochlorous-acid processing, ammonia filtered-water processing, and permanganic acid ammonium processing.

[0048] ** Pure water rinse

Pure water washes after hydrophilization processing.

[0049] ** Coupling processing

Although the processing which - OH radical and the coupling agent which were formed of said hydroxylation processing are made to react, and carries out a chemical bond may use a silane coupling agent or a titanium coupling agent, since it has the inside of the chain of a hydrocarbon or/and its Si or Ti atom, the tin that has protected the palladium colloidal catalyst used by the end of the opposite side in degree processes, such as an amino group and a thiol group, and the capacity to coordinate, this is the most desirable.

[0050] Moreover, irregularity can do only the part of an isomerism child's magnitude and silane coupling or the surface by which titanium coupling processing was carried out is split-face-ized. Therefore, it is enough if the hydrophilicity which is the degree with which this processing is adsorbed in the colloid of the catalyst metal of degree process on the surface carried out can be maintained. Such a silane coupling agent or a titanium coupling agent is represented by what contains - OH radical, -COOR radical, -OR radical, etc. in the inside of a chain, or an end (R is an alkyl group).

[0051] By processing with the catalyst metal protected with the stannous chloride, for example, the colloidal solution of palladium, coordinate bond of the tin atom of the stannous chloride which is the protective agent of said palladium colloid can be carried out to the amino group or thiol group in said silane coupling agent or said titanium coupling agent, and said palladium colloid can be combined.

[0052] That is, Pd colloid can be firmly combined by making it act on the wafer after the coupling processing which described above Pd colloidal solution protected with the stannous chloride, and carrying out coordinate bond of the tin atom of Pd colloid to the amino group or thiol group of the silane coupling agent on a wafer, or a titanium coupling agent.

[0053] ** Pure water rinse

The rinse of after coupling processing is carried out with pure water.

[0054] ** Catalyst processing

The colloid of the strong metal of catalyses, such as Pd, is fixed to the galvanized surface using the Enplate Activator444 grade of Catalyst9F by the cypridium rhe company, and the product made from Enthone OMI.

[0055] In this case, if it is a Pd colloidal catalyst like catalyst 9F by the cypridium rhe company, Pd colloidal catalyst whose protective agent which has protected Pd colloid is a stannous chloride anything since it is used for a semiconductor process, although it is good is desirable.

[0056] ** Pure water rinse

The rinse of after catalyst processing is carried out with pure water.

[0057] ** Activation

The surface of Pd colloid fixed by catalyst processing is activated using Accelerator19 by the cypridium rhe company, and Accelerator240 grade, and the surface of Pd is exposed. Although this exposed Pd is shown as catalyst bed 30a in drawing 1 (b), the copper returned on this Pd can deposit with the below-mentioned nonelectrolytic plating.

[0058] And the aqueous solution (sulfuric acid) of HBF₄ (fluoroboric acid), H₂ SO₄, etc. flushes and removes the stannous chloride of the surplus which is not coordinating on the surface of a wafer, and Pd is exposed.

[0059] HBF₄ like [this washing removal] the accelerator 19 by the cypridium rhe company A quality and engine-performance top has the included most desirable activator. On the other hand, an environment top is more desirable although the activator of a sulfuric-acid system like an accelerator 240 has a difficulty a little similarly as for a quality and engine-performance top.

[0060] It is -NH₂ as mentioned above. When it processes beforehand by the silane coupling agent or titanium coupling agent containing a radical or -SH **** and coordinate bond of the Pd colloid is carried out after that, activation may be carried out having adhered firmly and applying an ultrasonic wave, since Pd is carrying out the chemical bond to the surface. In this case, an aspect ratio is as high as 1:4 or more, and a diameter is processed sufficiently effectively also in the small blind hole not more than ϕ 0.3micrometer, and can galvanize to homogeneity also in the hole of ϕ 0.18micrometer and an aspect ratio 1:10.

[0061] The mechanism of Pd ionic bond by the silane coupling agent to this insulator layer top is shown in drawing 3 .

[0062] For example, amino group which carries out a chemical bond to an inorganic substance or silane coupling agents, hydrolysis radical-C₂H₅ that form a chemical bond, and an inorganic substance when it is the silane coupling agent from which the chemical structure serves as H₂-N(CH₂)₃Si (OC₂H₅)₃ - It has NH₂.

[0063] First, it is decomposed under existence of water, and like drawing 3 (a), a hydrolysis radical changes to a silanol from an alkoxyl group, and alcohol generates it as a decomposition product.

[0064] And it will react with - OH radical on the oxide formed by the above-mentioned hydrophilization processing like drawing 3 (b), or the surface of metal, and covalent bond will be carried out to the inorganic surface.

[0065] Next, the amino group is coordinated with Pd²⁺ of a catalyst in response to the supply of the unshared electron pair of N, as shown in drawing 3 (c). Thus, the firm adhesion force of inorganic substances can be acquired by the chemical bond.

[0066] Next, catalyst-ized processing of the insulator layer side by the organic material is explained.

[0067] In this case, hydrophilization down stream processing in the case of the above-mentioned inorganic material is less necessary. From the first, a silane coupling agent is used for adhesion of the

organic substance and an inorganic substance. Therefore, it is not necessary to form - OH radical in the galvanized surface, and a silane coupling agent will carry out a direct chemical bond to organic polymer.

[0068] As an organic material expected from now on, there are a polyimide system, the poly arylene ether, a perphloro hydrocarbon system, etc. For example, a polyimide system etc. may have an amino group as a side chain, and shows a joint example with the silane coupling agent at that time to drawing 4 . In this case, it is suitable that structure uses the silane coupling agent of $O=C=NC_3H_6Si(OC_2H_5)_3$.

[0069] As a silane coupling agent, there are various kinds of classes and it can use properly with the organic material of an insulator layer. As the reaction, it reacts with the side chain of polymer as shown by **** drawing 4** , and the functional group of an end.

****** Carry out a graft reaction at a polymer principal chain.

****** various organic polymer and vinyl (addition) copolymerization -- or carry out a condensation polymerization.

******** is mentioned.

[0070] Thus, since a direct silane coupling agent carries out a chemical bond to the insulating layer of an organic material, firm adhesion can be acquired. Moreover, association to Pd ion for a catalyst bed is having described above with Pd^{2+} of a catalyst, and coordinate bond in response to the supply of the unshared electron pair of N similarly.

[0071] The <selection nonelectrolytic-plating method> production process 1: Although CoP, CoWP, CoMoP, NiWP, or NiMoP is formed with nonelectrolytic plating as barrier metal 5a which protects copper wiring after performing catalyst processing of the removal above of an unnecessary section catalyst bed, when it remains as it is, a barrier metal film will be formed in homogeneity all over a wafer. Therefore, before performing nonelectrolytic plating, like drawing 1 (c), a scrubber is used and the catalyst bed on the surface of a wafer is removed mechanically.

[0072] Although drawing 5 is the outline perspective diagram showing the scrubbing condition, while a drug solution etc. trickles 35 from a nozzle 34, it shows the polishing condition of both sides of the wafer 41 by the scrubber 33 arranged up and down on both sides of the wafer 41.

[0073] In this scrubbing, if a scrubber 33 like the roller which consists of mixture of poly vinyl alcohol and polyacetal is used, since removing physically is impossible, a trench with a size smaller than a micron, the slot on the beer hall, and the catalyst bed in a hole can remove alternatively only catalyst beds other than a portion required for wiring as a result.

[0074] If nonelectrolytic plating is performed after that, the film of barrier metal will be formed only in a trench with catalyst bed 30a, or a beer hall. Moreover, if mechanical scrubbing is performed also to the rear face of a wafer as shown in drawing 5 , the deposit of a metal unnecessary for the rear face of a wafer can also be prevented.

[0075] About catalyst treatment processes other than a scrubbing production process, it can carry out using a spin coater type or dipping layer type equipment.

[0076] Timing of scrubbing can be performed like ****** of a degree, and ******.

[0077] ****** While the activation liquid 35 which contains pure water, or dim-ized hydro acid and a sulfuric acid in a scrubber 33 is dropped after catalyst down stream processing shown by the above-mentioned catalyst-ized processing, perform scrubbing in the wet condition, and remove a catalyst bed (Pd colloid or Pd particle) mechanically or chemically.

[0078] ****** While the activation liquid 35 which contains pure water, or way ********-ized hydro acid and a sulfuric acid in a scrubber 33 is dropped after the activation production process shown by the above-mentioned catalyst-ized processing, perform scrubbing in the wet condition, and remove a catalyst bed (Pd colloid or Pd particle) mechanically or chemically.

[0079] In any case, since a scrubber 33 will be polluted with Pd, the chemical which can carry out dissolution removal of the Pd, such as another brush, etc. pure water, or a hydrochloric acid, can be used at the time of the standby which is not using it, and automatic washing of scrubber 33 the very thing can be performed at it.

[0080] Like the above, drawing 1 (c) shows the condition on the surface of a wafer of having removed

the unnecessary catalyst bed.

[0081] Production process 2: Form membranes with nonelectrolytic plating like barrier metal stratification drawing 1 (d) on catalyst bed 30a which remains only in the connection hole 7, using CoP or CoWP, CoMoP, NiWP, and NiMoP as barrier metal 5a. Nonelectrolytic plating as well as pretreatment can be performed using a spin coat type or dipping tub type equipment.

[0082] Nonelectrolytic plating of CoP, CoWP, and CoMoP can be performed on the following plating liquid presentations and conditions.

1. Case of CoP -- ** Presentation Cobalt Chloride: -- 10 - 100 G/l Glycine: -- 2 - 50 G/l Succinic-Acid Ammonium: -- 2 - 50 G/l (Ammonium Salt, Such as Apple Acid, Citric Acid, Malonic Acid, and Formic Acid Etc.)

Hypophosphorous-acid ammonium: 2 - 200 g/l (formalin, a glyoxylic acid, a hydrazine, boron hydride ammonium, etc.)

Hydrogenation ammonium (TMAH etc.)

** Conditions : 50-95 degrees C, pH 7-12 [0083] 2. Case of CoWP or CoMoP -- ** Presentation Cobalt Chloride: -- 10-100G [/L.] Glycine: -- 2-50G [/L.] Succinic-Acid Ammonium: -- 2-50G (Ammonium Salt, Such as Apple Acid, Citric Acid, Malonic Acid, and Formic Acid Etc.)/L.

Tungstic-acid ammonium: 3 - 30 g/l (ammonium molybdate)

Hypophosphorous-acid ammonium: 2 - 200 g/l, hydrogenation ammonium (formalin, a glyoxylic acid, a hydrazine, boron hydride ammonium, etc.) (TMAH etc.)

** Conditions : 50-95 degrees C, pH 8-12 [0084] Thus, barrier metal 5a formed by the nonelectrolytic plating method protects the side of the copper wiring (copper) 8, and by catalyst bed 30a, since conformal covering power is possible, it has the advantage that the coverage in the detailed wiring connection hole of a semiconductor wafer is very good. For example, formation of barrier metal with an aspect ratio uniform also in 1:5 or more connection holes is possible.

[0085] Production process 3: As shown in formation drawing 1 (e) of a wiring layer, by using as a catalytic activity layer CoP, CoWP, CoMoP, NiWP, or the NiMoP layer alternatively formed as barrier metal 5a, in the connection hole 7, embed copper 8 and form a wiring layer 31 with nonelectrolytic plating. Compared with Cu, since whenever [catalytic activity] is high, Co needs to process nothing on the surface and can deposit copper with nonelectrolytic plating.

[0086] The following can be used for a nonelectrolytic plating bath and conditions.

** Presentation copper chloride : 5 - 50 g/l (a copper sulfate, a copper nitrate, and sulfamic acid copper are sufficient)

Ethylenediamine (chelating agent): 20 - 40 g/l (EDTA (ethylenediaminetetraacetic acid) is sufficient)

cobalt nitrate (reducing agent): -- 25 - 250 g/l** condition plating temperature: -- 20-60 degrees C and pH: -- 7-12 [0087] Or the following presentations are also usable.

Copper chloride: 10 - 100 g/l (a copper sulfate, a copper nitrate, sulfamic acid copper, etc.)

Glycine: 2 - 50 g/l (dipolar ion type chelating agents, such as other amino acid)

Succinic-acid ammonium: 2 - 50 g/l (ammonium salt, such as a malic acid, a citric acid, a malonic acid, and a formic acid etc.)

Hypophosphorous-acid ammonium: 2 - 50 g/l (formalin, a glyoxylic acid, a hydrazine, potassium-borohydride ammonium, etc.)

Aqueous ammonia: 5 - 200 ml/l (pH is doubled with a required value in 8-12.)

Lauryl ammonium sulfate: 0.1 - 20 mg/l (pH can use a cation with acidity and can use a nonionic active agent on an anion activator or both sides in alkalinity.)

[0088] Thus, since the direct membrane formation of the copper 8 as a wiring material can be carried out on barrier metal 5a, firm adhesion can be acquired by metallic bond.

[0089] Production process 4: As shown in barrier metal formation drawing 2 (g) to Cu top for wiring, form barrier metal 5b again alternatively on the formed copper wiring 8, and protect the copper wiring 8. However, as described above, since whenever [catalytic activity] is low, even if it processes Cu with the nonelectrolytic plating liquid of CoP, CoWP, CoMoP, NiWP, or NiMoP as it is to Co, it does not deposit at all.

[0090] Then, the maximum surface of Cu is made to replace by Pd, and catalytic activity layer 30b is made to form using the solution of hydrochloric acid of PdCl₂, first, as shown in drawing 2 (f). This is substitute plating and uses a difference of the ionization tendency of a dissimilar metal.

[0091] That is, the electron emitted with dissolution in a solution since it is a less noble metal electrochemically compared with Pd transfers Cu to Pd ion which is the noble metals in a solution, and Pd is formed on Cu surface of base metal. Since the substitute of Pd does not take place to the surface of the insulator layer 2 which is not a metal inevitably, barrier layer 30b is formed only on the copper wiring 8. Moreover, direct barrier layer 30b can also be formed on the copper wiring 8 by electroplating.

[0092] With the gestalt of this operation, substitute plating processing was performed in 30-50 degrees C and the solution of hydrochloric acid of PdCl₂ of pH 1-2. Then, CoP (the copper wiring 8 is protected from the whole surface with barrier metal 5a) which protects the copper wiring 8 from the upper surface as barrier metal 5b in the same process as a production process 2 or CoWP, CoMoP, NiWP, and NiMoP can be alternatively formed with nonelectrolytic plating. However, the material of a barrier layer used for the above-mentioned production processes 3-4 does not restrict the material of wiring to Cu in addition to CoP, CoWP, CoMoP, NiWP, or NiMoP, either.

[0093] A series of production processes of nonelectrolytic plating can be performed using the equipment of the dipping tub type shown in the spin coat type or drawing 8 shown in drawing 6 and drawing 7.

[0094] The turn day bull 15 which drawing 6 and drawing 7 were the schematic diagrams of the same equipment, and was supported by the shaft 14 in the cup 13 and laid the heater 20 underground is formed. The wafer besides held (in drawing 6 - drawing 8, the wafer of a formation phase is pointed out for an integrated circuit.) the nozzle 18 (18 [for example,] -- the spray nozzle which a switches [O₃ and] --) by which 41 has been arranged up Wash water is supplied from the rear-face spray nozzle 19 by which, as for a hydroxylation processing nozzle and 18c, the coupling nozzle was supplied, as for Pd colloidal catalyst nozzle and 18e, and 18d of predetermined liquids was supplied from the activation liquid nozzle, and 18b has been arranged caudad. And the atmospheric pressure accompanying rotation of a turntable 15 is discharged from an exhaust port 17, and the supplied wash water is ****(ed) from the downward exhaust port 16.

[0095] Drawing 6 shows a head end process and the arrow head under each nozzle 18a-18e shows supply of the processing liquid supplied in each above mentioned production process, respectively. Drawing 7 shows a nonelectrolytic plating production process, for example, 18a in this production process is a hot-pure-water nozzle, 18b is a nonelectrolytic plating liquid nozzle, and the lower arrow head shows supply of the processing liquid supplied in this production process. And the heater 20 laid under the turntable 15 is controlled at 20 (room temperature)-90 degrees C, if the warmed plating liquid is covered, it is effective and nonelectrolytic plating can be performed.

[0096] Moreover, drawing 8 is a dipping tub type schematic diagram, and processing liquid 28 is supplied to the dipping tub 21 which installed the ultrasonic radiator 23 in the pars basilaris ossis occipitalis from piping 22. As an arrow head shows, the processing liquid 28 to overflow once falls to a saucer 24, and is discharged from an exhaust port 25. A wafer 41 is held at the wafer attaching part 27 of the right angle rolling mechanism 26, it is immersed in processing liquid 28, predetermined processing liquid 28 is supplied according to said each production process, and predetermined processing is made, respectively.

[0097] Each of these equipments can be broadly used with pH in the temperature requirement from ordinary temperature to 90 degrees C. And in the total-temperature range, liquid is very stable and is not disassembled. And in order not to make it pollute with processing liquid, it is more desirable to use the spin cup in which a seal is possible. However, a dipping tub can also be used, if a film etc. is stuck on the upper surface and the seal is carried out beforehand. Moreover, although it may be more desirable for all to use an ultrasonic wave and the wavelength may be arbitrary, it is more desirable to be the high frequency of 1MHz or more, since the path of a blind hole is as small as 1 micrometer or less.

[0098] in this case, the wash water whose dissolved oxygen is 1% or less at washing after said each process or liquid -- it is desirable to use kensui. That is, by reducing dissolved oxygen to 1% or less, and

using it as wash water and *****, oxidation of a plating film can be prevented and electric conductivity can be made high.

[0099] A barrier metal layer and copper wiring can be alternatively formed only in a connection hole with nonelectrolytic plating as mentioned above. Therefore, barrier metal and the CMP production process of copper wiring can be skipped now.

[0100] According to the gestalt of this operation, on a field including the crevice which is a galvanized field, since scrubbing processing removes catalyst bed 30a of fields other than a crevice after formation, catalyst bed 30a Since barrier layer 5a as a part of wiring layer can be formed alternatively, therefore the copper wiring 8 can be formed by high covering reinforcement on this with nonelectrolytic plating only on catalyst bed 30a of the left-behind crevice, a micro-processing process becomes advantageous. Moreover, thereby, CMP production processes, such as unnecessary plating removal, can be skipped. Consequently, concern of dishing and the erosion (web thinning) which are a trouble in the conventional CMP, a recess, a scratch, a chemical damage, etc. is canceled.

[0101] Moreover, since a silane coupling agent can obtain a firm chemical bond to the insulating layer by the hydrophilization surface of the insulating layer of an inorganic system, and the organic material expected further from now on, membranes can be continuously formed with barrier metal 5a, the copper wiring 8, and barrier metal 5b, and even if it is total and sees from carrying out metallic bond of these, the good wiring layer of adhesion can be formed on a wafer.

[0102] The gestalt of operation of above-mentioned this invention can deform variously based on the technical thought of this invention.

[0103] For example, the wiring layer formed in a connection hole with nonelectrolytic plating is not restricted to copper, and gold, silver, etc. are sufficient as it, and it can also form barrier metal etc. with these metals.

[0104] Moreover, it can also perform the method and equipment of scrubbing not only in the above but suitably while what has not only the above but equivalent capacity can be used for the above-mentioned processing liquid of an oxidizer, a reducing agent, and others etc.

[0105] Moreover, the above-mentioned plating method and plating structure can be restricted to neither copper plating nor wafers (semiconductor device), and are also applicable to the plating of other metal, and the plating of a printed circuit board etc.

[0106]

[Function and Effect of the Invention] As mentioned above, the plating method of this invention, and plating structure The production process which forms a catalyst bed on the field which faces [galvanizing to the crevice of an insulating layer, and] and includes said crevice, The production process which removes catalyst bed portions other than said crevice among said catalyst beds, and leaves said catalyst bed alternatively to said crevice, Since a barrier layer is alternatively formed with nonelectrolytic plating on the catalyst bed which has the production process which forms a barrier layer with nonelectrolytic plating on this left-behind catalyst bed, and was left behind to the crevice A barrier layer is not formed in any portions other than the crevice where the catalyst bed was removed, but a catalyst bed is left behind and a barrier layer can be alternatively formed only in a crevice. Therefore, while the covering reinforcement of the wiring layer which diffusion of an atom [**** / un-] is certainly prevented by this barrier layer, and is formed on this barrier layer is raised and being able to form a wiring layer advantageous to a micro-processing process, the plating method and plating structure where the CMP process for removing unnecessary plating can be excluded are realizable.

[Translation done.]